

# 次世代システム LSI のシステムデザイン・インテグレーション手法に関する研究

## Study on System Design-System Integration Method for System LSI Structure

村田 秀則\* 岩田 剛治\*\* 多屋 淳志\* 佐藤 了平\*\* 森永 英二\* 岡本 和也\*\* 工藤 啓治\*\* 青山 和浩\*\*\* 古賀 毅\*\*\*

\*大阪大学大学院工学研究科, \*\*大阪大学先端科学イノベーションセンター, \*\*\*東京大学大学院工学系研究科

by Hidenori MURATA\*, Yoshiharu IWATA\*\*, Atushi TAYA\*, Ryohei SATOH\*\*,

Eiji MORINAGA\*, Kazuya OKAMOTO\*\*, Keiji KUDO\*\*, Kazuhiro AOYAMA\*\*\*, Tsuyoshi KOGA\*\*\*

\*Graduate School of Engineering, Osaka University, \*\*Center for Advanced Science and Innovation, Osaka University,

\*\*\*Graduate School of Engineering, Tokyo University

### Abstract

The system LSI, a core of electronics systems which have developed modern advanced information society, have been improved its values by scaling down device dimensions based on the Moore's law. But design of semiconductors has the problems that no designers know its whole system because of increasing scaling and it is difficult to apply to the design of three-dimensional integrated semiconductor which has placed an emphasis on back-end process, and to create ideal 3D-SiP. As a solution of these problems, we propose "SDSI-Cubic model", which innovated previous design process to system design framework and investigate the validity of this framework by using case study. As a result we investigated the validity of this framework by using case study.

Key words: System LSI, Integrated system design, SiP (System in Package), Chip divide, Proper structure

### 1. 緒言

システムの設計は多くの人々、チームが連携して進めていくために、同じシステムを対象としていても、人により捉え方が異なり、用いられる手法、技術も異なってくる。本研究では複雑化するシステムの設計を行うための手法として、システム全体を対象とし、それを誰もが把握しやすい形で多面的に表現し、多数の項目を同時に評価することを目的とし、それを実現するために設計問題をパラメトリックに扱い、さまざまな設計手法を連携・統合することで、システムの多様な手法、視点を整理し、上流設計段階で最適化、解の自動探索を実行することが可能なシステムデザイン手法として SDSI-Cubic を提案する。

本研究では提案した手法のケーススタディとして、Fig. 1 で示すようなシステム LSI を対象とした適正構成の導出を行った。システム LSI の設計工程では要求仕様に対してシステム仕様とアーキテクチャを決定するシステムデザイン工程と、その後のハードウェア、ソフトウェアのコーデザインが存在する。そのため、システム LSI の開発でも上流設計での検討を行うことが後の設計に大きな影響を与えるので SoC と 3D-SiP を次世代システム LSI の構成として取り上げ、その適正構成の導出を行った。

### 2. システムデザイン・インテグレーション手法の提案

大規模システムを扱うための手法として、設計者、顧客が双方ともに高いレベルで満足でき、システムを見渡せるように、システムを明確に定義して設計を進めるシステムズ・エンジニアリング技術の構築が進んでいる<sup>2)</sup>。しかし、これら

は一部を除いて個別に使用され、システムの設計工程全体を見通しながら、一つの大規模システムを設計するために統合された設計手法・フレームワークとなっていないのが現状であり、課題である。

そのため本論文では大規模システムを最適設計するための設計フレームワークとして Fig. 2 に示す SDSI-Cubic を提案する。SDSI-Cubic は 3 つの軸と 6 つの面から構成されており、

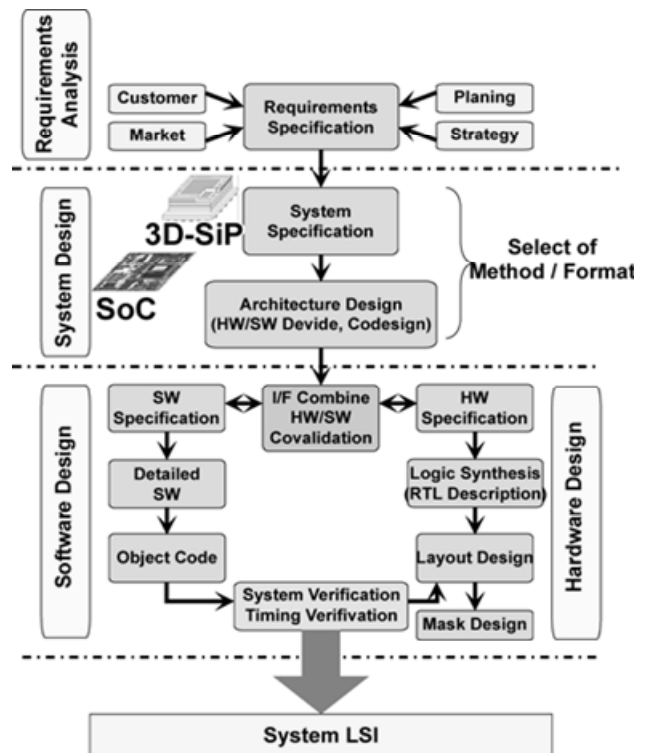


Fig. 1 Image of design flow for system LSI<sup>1)</sup>.

3つの軸とは、時間軸、機能軸と対象軸である。時間軸はフェーズを表し、各フェーズに対する入力と出力に分けられる。機能軸は何をするかを表現する技術で、記述・分析する機能が主である技術と、実行処理する機能が主である技術に分けられる。対象軸は何を扱うのかを表現する技術で、製品情報と、工程情報に分けられる。

6つの面とは、1)入力、製品情報を記述・分析する 2)製品プロファイル定義、製品技術を実行・処理する 3)製品機能・性能評価、工程情報を記述・分析する 4)設計・データフロー構造、工程情報を実行・処理する 5)プロセス自動化・解探索、6)出力である。以下で各面の詳細な説明を行う。

### 2.1. 第1面（入力）

この面では第2面から第4面までを実行するために必要なシステム情報の入力を行う。システムの最適化を行うためには最適化問題と同様に、目的関数、設計変数、制約条件を入力する必要がある。

### 2.2. 第2面（製品情報の記述・分析）

この面では製品情報の記述・分析としてシステムプロファイルの定義を行う。その目的は、製品システムを定義、記述し、分析することによって、その問題を第3面で実行・処理可能なレベルで定義し、第4面で用いる設計タスクの抽出を行うことである。

システムを設計するためには、システムの特性の把握とその表現が重要となってくる。中でも、複雑なシステムや問題を捉え、グラフィカルに記述するための手法として様々な手法が提案されており、その中にソフトウェア工学、システムズ・エンジニアリングで用いられる手法であるUML<sup>3)</sup>(Unified Modeling Language)、SysML<sup>4)</sup>(System Modeling Language)がある。しかし、UMLはソフトウェア開発を背景としているために物理面との関連が弱く、SysMLはUMLの物理面を強化したが、記述方法が多岐にわたり、何でも記述できる半面、様々

な面から記述を行わねばならず、システムの記述のみに特化した記述が行いにくい。そのため古賀らは、対象を物理、機能面、それらの関連に分解し特化して記述できる手法として、システムをもの(Entity)、ものがもつ属性値(Attribute)、そして、属性値の間に存在する制約(Constraint)として定義し、これをシステムプロファイルとして定義するクリシュナシステム<sup>5)</sup>を提案している。本研究では第2面でこの技術を用いることとする。

### 2.3. 第3面（製品情報の実行・処理）

この面では製品情報の実行・処理として製品機能・性能評価を行う。目的はシステムを部品として管理し、機能と性能を定量的に計算、評価することである。具体的には、第2面のシステムプロファイルで定義された制約を、入力で与えられたソフトウェアを用いて計算・評価し、目的関数の値を導出する。また最終的な目的関数ではなく、設計問題ごとの目的関数の決定や設計変数、制約条件の決定もこの面で行う。

ここで用いられる手法は制約を計算評価できるものでなくてはならない。そのため、熱や応力などの物理的問題を計算機上で解析するための、市販のCAD(Computer Aided Design)、FEM(Finite Element Method)ソフトウェア、または、対象システムに対応した一般に知られる、内製の評価システムなどが第3面では用いられる。

### 2.4. 第4面（工程情報の記述・分析）

この面では工程情報の記述・分析としてシステム・製品の設計工程情報の記述・整理を行う。目的はシステムの設計を検討する際に必要となる設計の順序を適切に整理、再構築することである。それをデータ、設計フローの観点から設計、開発の流れをスムーズにするように整理することで実現する。具体的には第2面のシステムプロファイルの定義より作成された設計タスクを、フィードバックなどの設計負荷を最小にしながら、設計順序を整理、再構成する。

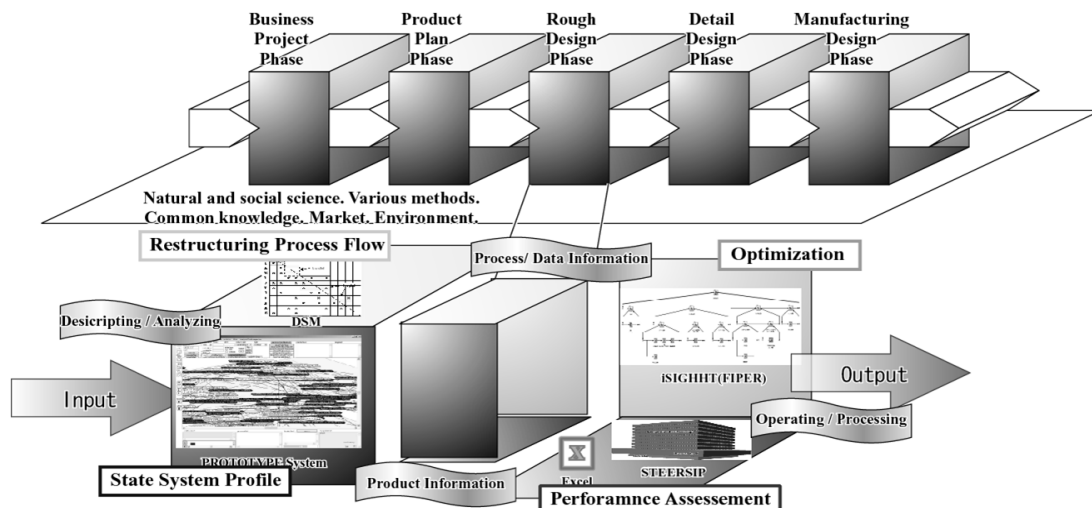


Fig. 2 SDSI-Cubic model.

ここで求められる機能としては、並列のサブシステムのモデリング、反復やフィードバックといった相互依存関係を考慮しながら適切な設計順序を構成するソフトウェアである。しかし、従来のシステムズ・エンジニアリングで用いられるツールではそれらに対応できない<sup>6,7)</sup>。そのため、第3面では、タスクをリストアップし、タスク間相互関係を記述する、システムモデリングツールのDSM(Design Structure Matrix)を用いる。DSMはプロジェクトで実行する設計タスクを全て列挙したリストをマトリックスの行と列の見出しとし、マトリックス中にタスク間の相互依存関係が存在するかどうかマークする。存在する場合には連続、並列、結合のどの関係かを表す。その後、フィードバックなどの設計負荷が最小となるように行列を再編する。以上の手順で設計工程の整理を行う。

### 2.5. 第5面(工程情報の実行・処理)

この面では工程情報の実行・処理としてシステム・製品の解の自動探索・最適化を行う。目的は、第3面で計算・評価された製品機能・性能を、第4面で整理された工程情報を基に統合、設計手順書を構築し、パラメータスタディをしながらよりよい設計解の探索を行うことである。

ここでは、協調しながら様々な制約を考慮して、最適解の導出を行う必要がある。それを実現するために、計算機を用いたマルチエージェントシステム、または最適化手法が必要となる。しかし、システムは大規模、複雑であり、これを統合して最適化を検討することは、非常に複雑なシステムを問題として扱うこととなる。そのために、計算機の補助を得て最適な設計案の導出を行うことが求められる。しかし、計算機を用いて最適な設計案を導出するためには、最適化を実行するためのプログラムが必要となる。そのため、この面で

はダッソー・システムズ・シムリア株式会社の自動化・統合化・最適化を目指したIsightを用いた。Isightは設計検討のシミュレーションの繰り返し作業を自動化し、自動化された個々のプロセスを統合し、段階的に全体システムへ拡張することでよりよい設計案を探索するソフトウェアである。

### 2.6. 第6面(出力)

この面では第4面の最適化結果を受けて、必要となる情報を出力する。設計には必ず目的があり、目的を満たしているかを人が判断する必要がある。そのため、出力される結果は人が勘・判断力・意思を十分に用いることのできる、感覚的にも論理的にも分かりやすい結果でなければならない。そのため出力としてはCAD図や各種解析の結果、または事業性評価のための累計損益の推移などが考えられる。

## 3. 3D-SiPを用いたケーススタディ

2.で提案したSDSI-Cubicのケーススタディとして筆者らが2009年のMateで行った次世代携帯電話用システムLSIの適正構成の検討例<sup>8)</sup>を用いて、システムLSIの適正構成の導出を行った。以下でその手順の詳細を説明する。

### 3.1. 第1面(入力)

本論文では、Fig.3に示す、基板を挟んでロジックチップとメモリチップを配置する構成を想定した。設計変数はテクノロジーノード、信号ピン数、メモリチップ分割数を入力した。入力した設計変数をTable1に示す。目的関数は、式(1)に示す、消費電力、性能、コストを考慮したSDSI-Cを入力し、コストには原価を用いた。

$$SDSI-C = \frac{Performance(GIPS)}{Cost \times Power\ Dissipation\ (W)} \quad (1)$$

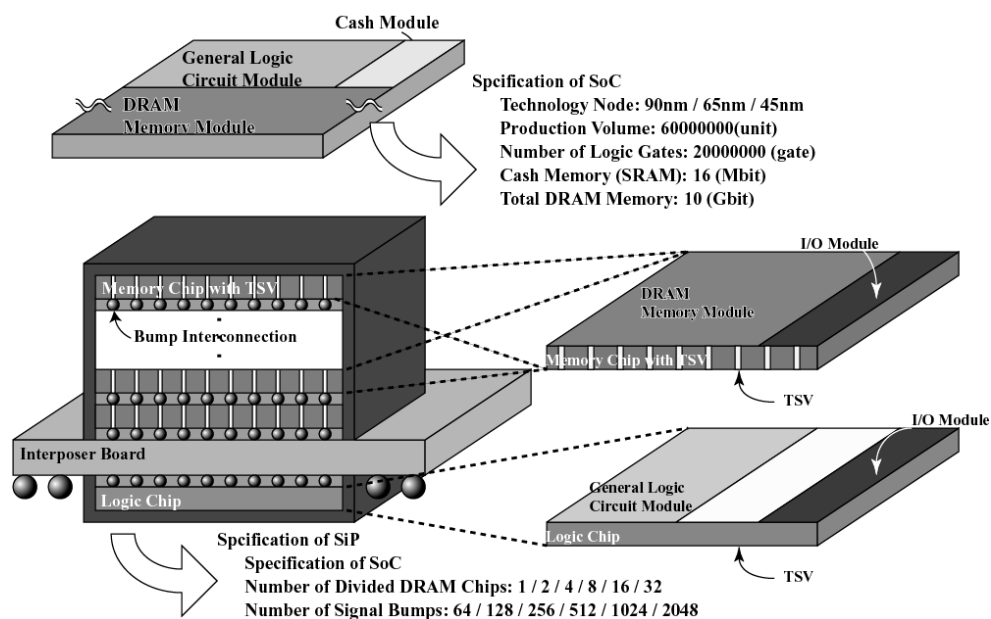


Fig. 3 Image of system model and specification in this study (2D-SoC and 3D-SiP).

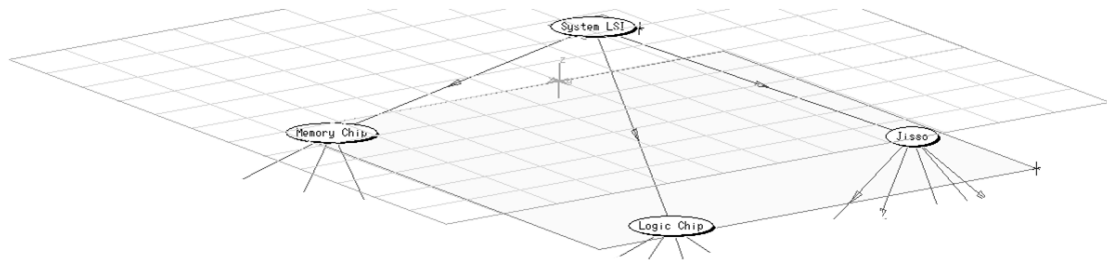


Fig. 4 The part of hierarchy of whole system LSI entity.

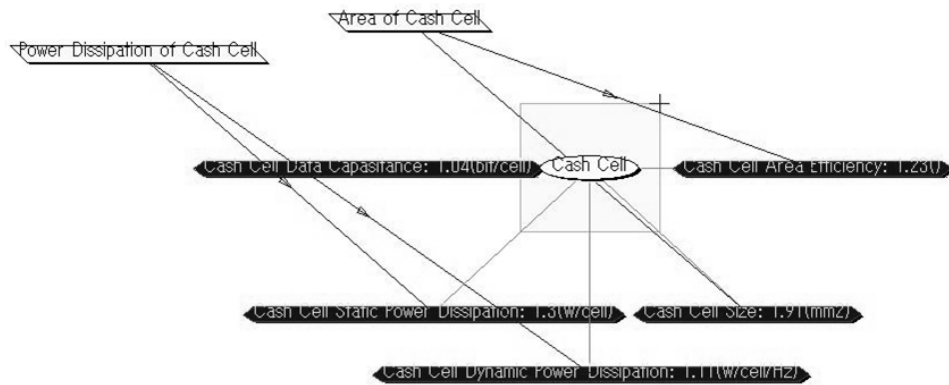


Fig. 5 The part of hierarchy of whole system LSI.

Table 1 Design variables for parameter study

Parameter	Value
Technology Node	90 nm, 65 nm, 45 nm
Number of Memory Chips	0 (=DRAM Mixed SoC) 1, 2, 4, 8, 16
Number of Signal I/O Pins	64, 128, 256, 512, 1024, 2048

### 3.2. 第2面 (製品情報の記述・分析)

システムプロファイルの定義には2.で述べたクリシュナシステムを用いた。定義ファイルはシステム全体を記述しており、膨大な量となっている。そのためシステムをサブシステムに分けて階層化して記述した。Fig. 4にモノの最初の階層構造を記述したものを示す。また、Fig. 5に一例としてキャッシュセルに対して属性値、制約を記述したものを示す。六角形のもが属性値であり、平行四辺形のもが制約である。制約は属性値間を結んであり、内部に式が記述されている。

### 3.3. 第3面 (製品情報の実行・処理)

本研究ではラフデザインレベルで筆者らが行った定式化を用いて Microsoft Excel で計算・評価を行い、実装用 CAD であるケイレックス・テクノロジー株式会社の STEERSIP を用いて CAD モデルを作成した。

### 3.4. 第4面 (工程情報の記述・分析)

データ、設計フローの整理は2.で述べた DSM を用いて行った。その結果を Fig. 6 に示す。

Fig. 6 のマトリクス内の列・行を構成する要素が、本研究でシステムプロファイルの定義から抽出された設計タスクである。また、順序は各要素の相互依存関係から、設計負荷が

	1	2	3	4	5	6
Technology Node Design	X					
General Processing Circuit Design	X					
Cash Memory Design	X					
I/O Design	X	X	X			X
Memory Chip Design	X			X		X
Jisso Design		X	X	X	X	

Fig. 6 Design flow matrix organized by DSM

### method for system LSI

最小になるように再構築したものである。DSM で整理した結果、全ての工程を協調して行う必要があることが分かった。そのため、右上のフィードバックに対して1つのループを作り、その後でフィードフォワードに対して、相互依存関係のあるものはシーケンシャルに、ないものはパラレルに計算するようにデータフロー構造の構築を行った。Fig. 7に作成したワークフローを示す。

### 3.5. 第5面 (工程情報の実行・処理)

第2面で作成した Excel シートと CAD ソフトを第4面で作成したワークフローを元に Isight に実装し、最適化を行った。最適化は、設計変数であるテクノロジーノード、信号ピン数、メモリチップ分割数を Table1 に示す組み合わせで総

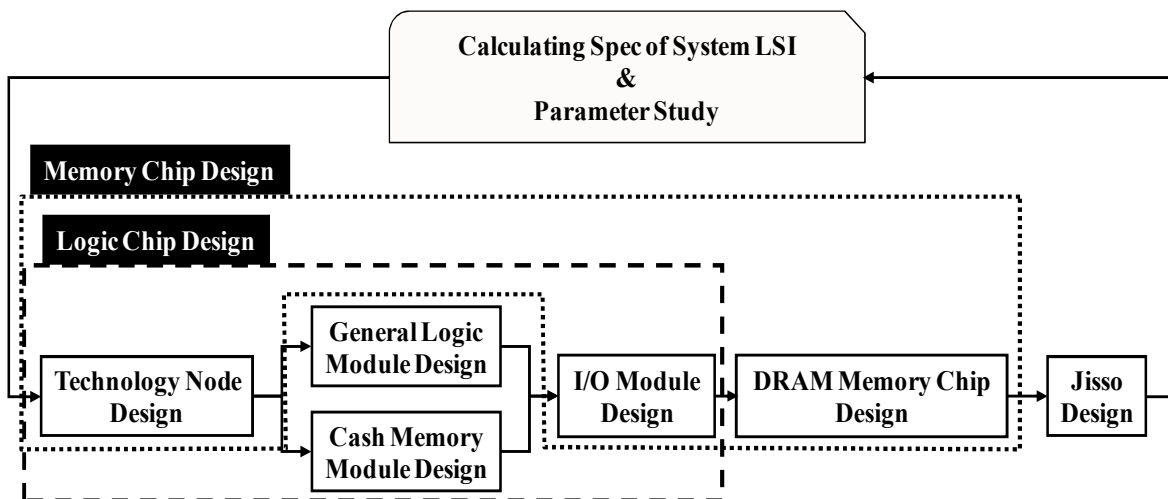


Fig. 7 The workflow for this model.

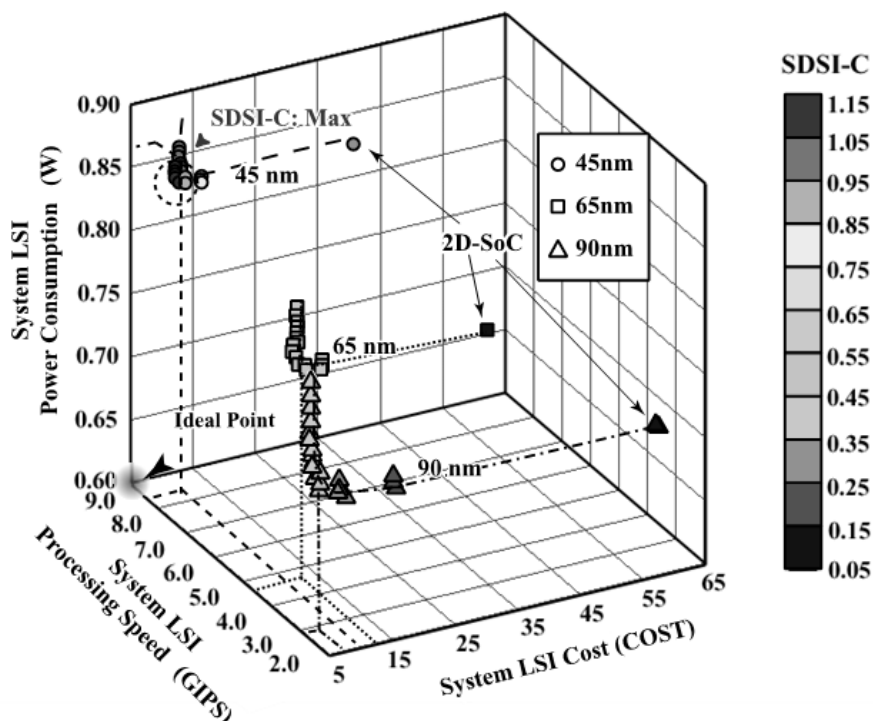


Fig. 8 Relation among SDSI-C, Power Dissipation, Performance and Cost of each technology node.

当たりの探索を行った。

### 3.6. 第6面（出力）

出力にはSDSI-Cにより評価した際の適正構成のCAD図と解の集合を示したグラフを選択した。

## 4. ケーススタディの結果と考察

2で構築した手法である SDSI-Cubic のケーススタディとして次世代携帯電話用システム LSI を対象とした適正構成の導出を行った。その出力である、SDSI-C を構成する 3つの評価因子空間上にプロットしたものを Fig8に示す。また、導出された適正構成の CAD 図を Fig9に示す。

この結果より適正構成はテクノロジーノード 45nm、メモリチップ分割数 8、信号ピン数 256 の場合であることが分かり

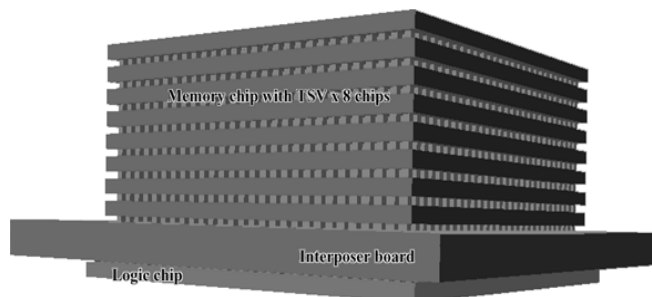


Fig. 9 3D-CAD model of proper 3D-SiP structure.

前報の結果と一致していることが確認できた。これにより、大規模システムを扱うためのフレームワークである SDSI-Cubic を用いて次世代携帯電話用システム LSI の適正構成の導出が行えることが確認され、SDSI-Cubic の妥当性が確認された。

本研究では SDSI-Cubic を構成する各面を手動で構築した。しかし大規模システムを扱う上では全てを手動で行っている膨大な時間と人手が必要となる。また入力の変更に対してもフレキシブルな対応ができないといった問題が存在する。現在の SDSI-Cubic の大きな課題は以下の3つが挙げられる。

(1) 制約条件の入力、(2) システムプロファイルの定義を自動化するための手法、(3) データ・設計フローの整理を行う際に使用する DSM の設計タスクを製品プロファイルから導出する手法である。

(1) 制約条件は第2面で計算・評価を行い、目的関数の値を導出する上で重要となってくる。第2面では今回用いた Excel 以外にも、CAD や FEM ソフトウェアを用いることも考えられ、これらのソフトウェアには第1面のシステムプロファイルの定義で作成された定義ファイルを元に計算・評価が行われる。しかし、入力の段階で定義ファイルの情報を持っておらず、そのため、何の制約情報を入力するか判断ができない。そのため第2面で入力で与えられた制約条件から、必要な制約の情報を自動抽出する必要がある。

(2) プロファイル定義は後の全ての面で利用されるだけでなく、設計の詳細さを決定する部分でもある。そのため、人の手で行うには最も時間のかかる部分であり、さらに多くの人々に関わるため、正確さも問題となってくる。そのため自動化が必須であるが、システムが実体であるものと複数のものに関連した機能で構成されており、それらが制約式でつながっている構造となっているため、ものと機能の依存関係の記述が難しい。そのため、今後システムプロファイルの自動記述手法を確立する必要がある。

(3) データ・設計フローの整理で用いる設計タスクは本研究では、筆者が独自の判断で決めており、プロファイル定義から自動的に抽出できていない。また設計タスクは機能間の依存関係だけでなく、製造の際の順序やモノのまとまりを考えて決める必要がある。そのため、多面的な視点から設計タスクの抽出をシステムプロファイルから自動的に行う手法が求められる。

## 5. 結論

大規模システムを最適設計するための設計フレームワークである SDSI-Cubic のケーススタディとして携帯電話用次世代システム LSI を対象とした適正構成の導出を行い、以下の結論を得た。

- (1) 大規模システムを最適設計する SDSI-Cubic が携帯電話用次世代システム LSI の概念設計段階に対して適用できることを確認した。
- (2) SDSI-Cubic のケーススタディとして次世代システム LSI の適正構成の導出を行った結果、テクノロジーノード 45nm、メモリチップ分割数 8、信号ピン数 256 が適正構成であることを明らかにした。
- (3) 今後は SDSI-Cubic の第1面から第6面までの一連の作業の自動化への展開が課題である。

## 謝辞

本研究を行うにあたり、日本学術振興会 177 委員会の方々、及びダッソー・システムズ・シムリア株式会社に御協力頂きました事を、ここに深く御礼申し上げます。

## 参考文献

- 1) 山田 徹, 小椋 哲義, “システムインパッケージの設計技術”, エレクトロニクス実装学会誌 (2006), Vol. 9, No.5, pp. 327-330
- 2) H. H. Goode, *et al.*, *Systems Engineering: An Introduction to the Design of Large-Scale Systems*, (McGraw-Hill New York, 1957)
- 3) “OMG Unified Modeling Language (OMG UML), Infrastructure, V2.1.2”, <http://www.omg.org/>
- 4) “UML Profile for System on a Chip (SoC), v 1.0.1”, [http://www.omg.org/technology/documents/formal/profile\\_soc.htm](http://www.omg.org/technology/documents/formal/profile_soc.htm)
- 5) 古賀毅, “市場変動を考慮可能な製品ファミリの販売シナリオに基づくモジュール化設計手法”, 設計工学・システム部門講演会講演論文集(2007), pp. 268-271
- 6) D.V. Steward, “The Design Structure System: A Method for Managing the Design of Complex Systems”, IEEE Transactions on Engineering Management, Vol. 28, pp. 71-74, (1981)
- 7) M. D. Geunov, S. G. Barker, “Application of Axiomatic Design and Design Structure Matrix to the Decomposition of Engineering Systems”, *Systems Engineering* (2005), Vol. 8 No. 1, pp. 29-40
- 8) 多屋 淳志 他, “3D-SiP の適正構成予測手法に関する研究”, *Mate2009 論文集* (2009), pp. 219-224

---

E-mail: [hidenori@casi.osaka-u.ac.jp](mailto:hidenori@casi.osaka-u.ac.jp)  
[iwata@casi.osaka-u.ac.jp](mailto:iwata@casi.osaka-u.ac.jp)  
[satoh@casi.osaka-u.ac.jp](mailto:satoh@casi.osaka-u.ac.jp)